

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-218039

(43)公開日 平成 5 年(1993) 8 月27日

(51)Int.Cl. <sup>5</sup> H 0 1 L 21/321	識別記号 9168-4M	片内整理番号 H 0 1 L 21/ 92	F I C	技術表示箇所
--	-----------------	--------------------------	----------	--------

審査請求 未請求 請求項の数 1 (全 5 頁)

(21)出願番号 特願平4-19613

(22)出願日 平成 4 年(1992) 2 月 5 日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 原田 茂樹

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 村竹 清

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 水越 正孝

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 井桁 貞一

最終頁に続く

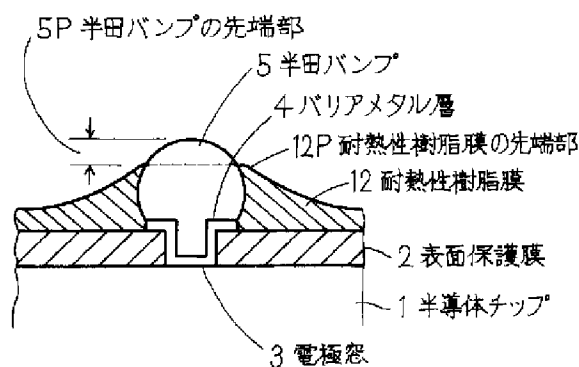
(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 半田バンプを外部接続端子とするフリップチップ構造の半導体装置に関し、バンプ潰れによるバンプ間短絡を防止することを目的とする。

【構成】 半田バンプ5を外部接続電極とするフリップチップ6構造を有し、該半田バンプ5の外部導体との固着に寄与する先端部5P以外が、該チップ6のバンプ5配設面に塗布された剛性を有する耐熱性樹脂膜12内に埋め込まれてなるように構成する。

本発明の原理説明用模式断面図



**【特許請求の範囲】**

**【請求項 1】** 半田バンプを外部接続電極とするフリップチップ構造を有し、該半田バンプの外部導体との固着に寄与する先端部以外が、該チップのバンプ配設面に塗布された剛性を有する耐熱性樹脂膜内に埋め込まれてなることを特徴とする半導体装置。

**【発明の詳細な説明】****【0001】**

**【産業上の利用分野】** 本発明は、半田バンプを外部接続端子とするフリップチップ構造の半導体装置に関する。

**【0002】** 回路基板上に半田バンプを介してフェースダウンボンディングがなされるフリップチップ構造の半導体装置は、ボンディング工程が簡略化され、自動化が容易である、ボンディング強度が大きい、接続抵抗が小さい等の利点から、近時多用されるようになって来ているが、半導体チップに配設される回路の大規模高集積化に伴ってバンプ数が増え且つバンプ間隔も狭まって、ボンディング後に発生するバンプ間の短絡事故が顕在化しており、改善が望まれている。

**【0003】**

**【従来の技術】** 図 5 は従来の半田バンプ方式のフリップチップ構造半導体装置（以後フリップチップと略称する）の一例の模式図で、(a) は平面図、(b) はバンプ配設領域断面図、(c) はバンプ部拡大断面図、図 6 はその配線基板上への搭載状態を示す模式断面図である。

**【0004】** 図 5 の (a) (b) 及び (c) に示すように従来の半田バンプ方式のフリップチップは、集積回路（図示せず）等が形成された半導体チップ 1 上に珪酸ガラス等からなる表面保護膜 2 が形成され、この表面保護膜 2 に半導体チップ 1 上の所望のアルミニウム (Al) 配線（図示せず）を表出する電極窓 3 を形成し、この電極窓 3 上に例えば下層からクロム (Cr) 層 4a、銅 (Cu) 層 4b、金 (Au) 層 4c が順次積層されてなるバリアメタル層 4 を介して例えば鉛 (Pb) - 錫 (Sn) 合金からなる半田バンプ 5 が溶着された構造を有していた。

**【0005】** そしてこのような半田バンプ方式のフリップチップは、図 6 の模式断面図に示すように、このフリップチップ 56 をフェースダウン状態にし、例えばセラミックパッケージ等の配線基板 7 上に、配線基板 7 面に形成された Au めっき或いは半田めっきされた電極 8 と半田バンプ 5 とを位置合わせして搭載し、加熱炉等により半田バンプ 5 をリフローすることにより固着搭載がなされる。

**【0006】**

**【発明が解決しようとする課題】** 一方、フリップチップ構造の半導体装置は回路規模の拡大に伴って搭載される半導体素子数が増大すると、チップ温度の上昇による性能劣化が生ずるので、上記チップの温度上昇を抑えるために、フリップチップの背面に放熱フィンが固着される。

**【0007】** その際の放熱フィンの固着は、配線基板 7 上にフリップチップ 56 を搭載し固着した（図 6 参照）後に、Au 蒸着膜を有するチップ背面に対して半田付けによってなされ、且つチップとフィン間の熱抵抗を減少させるために圧力を加えた状態で行われる。

**【0008】** そのために図 7 の問題点を示す模式断面図のように、前記従来のフリップチップ 56 においては、放熱フィン 9 をチップ背面の Au 蒸着膜 10 上に半田付け（11 は半田付け部）する際の加熱及び加圧によって半田バンプ 5 が潰れて横方向に拡大し、バンプの配設密度が高まった際には、隣接する半田バンプ同士例えば 5A と 5B とが短絡 (S) するという問題を生ずる。

**【0009】** そこで本発明は、外部接続端子が半田バンプよりなるフリップチップ構造の半導体装置（フリップチップ）のバンプ潰れによるバンプ間短絡を防止することを目的とする。

**【0010】**

**【課題を解決するための手段】** 上記課題の解決は、半田バンプを外部接続電極とするフリップチップ構造を有し、該半田バンプの外部導体との固着に寄与する先端部以外が、該チップのバンプ配設面に塗布された剛性を有する耐熱性樹脂膜内に埋め込まれてなる本発明による半導体装置によって達成される。

**【0011】**

**【作用】** 図 1 は本発明の原理説明用模式断面図である。この図に示すように本発明に係る半田バンプ方式のフリップチップ型半導体装置（フリップチップ）は、集積回路等が形成された半導体チップ 1 上を覆って被着されたガラス質の表面保護膜 2 に、図示しない半導体チップ 1 上の所望の配線を表出するように設けた電極窓 3 上に、バリアメタル層 4 を介して半田バンプ 5 が溶着されており、且つ半田バンプ 5 の外部導体との溶着に寄与する先端部 5P を除いた下部領域が剛性を有する耐熱性樹脂膜 12 内に埋め込まれた構造を有している。

**【0012】** そのためこのフリップチップを半田バンプ 5 のリフローにより外部導体にフェースダウンボンディングする際のバンプ 5 の潰れは半田バンプ 5 の周囲を埋めている耐熱性樹脂膜 12 の先端部 12P によって止められ、且つまた、配線基板上にチップを固着した後、このチップの背面に半田付けにより放熱フィンを取りつける際の加熱及び加圧による半田バンプ 5 の潰れも前記耐熱性樹脂膜 5 の先端部 12P 以下の部分に及ぶことがない。従って半田バンプ 5 の潰れによって半田バンプ 5 が横方向に大きく拡がることはなく、隣接する半田バンプ相互間の短絡事故は防止される。

**【0013】**

**【実施例】** 以下本発明に係る半田バンプ方式のフリップチップ構造半導体装置（フリップチップ）を、一実施例について、図 2 及び図 3 に示す製造工程断面図、図 4 に示す搭載状態を示す模式断面図を参照し具体的に説明す

る。

【0014】図2(a) 参照

上記本発明に係る半導体装置を形成するに際しては、従来同様に図示しない集積回路等が形成された半導体基板101の前記集積回路の形成されている主面上を覆う例えば厚さ1 $\mu$ m程度の珪酸ガラス系の表面保護膜2に、周知のドライエッチング手段を用いるフォトリソグラフィ技術によって、半導体基板101上の図示しない複数の所望の配線面を個々に表出する複数の電極窓3を形成する。なお、半導体装置基板101の背面には従来同様、放熱フィン取付け等に用いられるAu蒸着膜10が予め形成されている。

【0015】図2(b) 参照

次いで、従来同様に、スパッタ法により上記半導体基板101の主面上即ち上記電極窓3の内面と表面保護膜2の上面に下層から順次厚さ1000Å程度のCr層、厚さ1000Å程度のCu層、厚さ5000Å程度のAu層が順次積層されてなるバリアメタル層4を形成する。

【0016】図2(c) 参照

次いで、従来同様、ドライエッチング手段を用いる周知のフォトリソグラフィ技術により上記バリアメタル層4を選択的にエッチング除去し、表面保護膜2の電極窓3上に電極窓3の内面及びその周辺部を所定の幅で覆うバリアメタルパターン4Pを形成する。なおエッチングガスには塩素(Cl)系のガスが用いられる。

【0017】図2(d) 参照

次いで従来同様に、例えば周知のマスク蒸着手段により上記バリアメタルパターン4P上に、選択的に、例えば60鉛(Pb)/40錫(Sn)組成の厚さ150 $\mu$ m程度の半田パターン105を形成する。

【0018】図2(e) 参照

次いで、この半導体基板101を真空中或いは不活性ガス中で400℃程度に加熱し、前記半田パターン105をリフローして球状の半田バンプ5を形成する。

【0019】図3(a) 参照

本発明に係るフリップチップを形成するには、以上の従来のフリップチップ形成工程を終わった後、上記半田バンプ5の固着された基板の上面に耐熱性樹脂である例えばポリイミド樹脂112をスピンコート法により50 $\mu$ m程度の厚さに塗布し、塗布面を上に向けた状態で例えば不活性ガス中で約80℃程度に1時間程度加熱し、上記ポリイミド樹脂膜112のプレキュアを行う。なおこのプレキュア中に半田バンプ5の上部のポリイミド樹脂膜112は周辺部に流れ落ち、半田バンプ5に接する周辺部の厚さ(t)は100 $\mu$ m程度になる。またこの際、半田バンプ5の先端部分のポリイミド樹脂膜112の膜厚は数 $\mu$ m程度に薄くなる。

【0020】図3(b) 参照

次いで、例えば酸素(O<sub>2</sub>)と4弗化炭素(CF<sub>4</sub>)との混合ガスを用いるドライエッチング手段により、上記ポリイミ

ド樹脂膜112を半田バンプ5の先端部5Pが50 $\mu$ m程度の高さに突出するまでエッチングし、次いでこの基板を例えば不活性ガス中で400℃程度に1時間程度加熱し、ポリイミド樹脂膜112のアフタキュアを行う。ここでポリイミド樹脂膜112は十分に剛性を有する膜となる。

【0021】図3(c) 参照

次いで通常のダイシング手段により上記半導体基板101を半導体チップ1毎に分割し、本発明に係る半田バンプ方式のフリップチップ6が完成する。

【0022】このようにして形成された本発明に係るフリップチップ6は半田バンプ5の外部導体との溶着に寄与する先端部5Pを除いた下部領域が剛性を有する耐熱性樹脂膜であるポリイミド膜112内に埋め込まれた構造を有している。

【0023】従って、図4に示すように上記フリップチップ6をフェースダウン状態にし、例えばセラミックパッケージ等の配線基板7上に、配線基板7面に形成されたAuめっき或いは半田めっきされた電極8と半田バンプ5とを位置合わせして搭載し、加熱炉等により半田バンプ5をリフローすることにより固着搭載した際、及び図示しないが搭載後の放熱フィン半田付けの際の加熱及び加圧に際しての半田バンプ5の潰れは、このバンプ5を埋め込んでいる剛性を有するポリイミド膜112から突出している先端部のみに制限され、半田バンプ5が大きく潰れて横方向に大きく拡がることのない。従って、半田バンプの配設密度が高まった際にも、上記工程における隣接する半田バンプ同士の短絡事故は防止される。

【0024】

【発明の効果】以上説明のように本発明によれば、半田バンプ方式のフリップチップ構造半導体装置において、配線基板上へのフリップチップの搭載時、及び搭載後の放熱フィン取付け等による加熱、加圧時に、半田バンプの潰れを微小に抑えることができる。従って本発明は回路規模が拡大しバンプの配設密度が高まった半田バンプ方式のフリップチップ構造半導体装置の搭載時の信頼性の向上に寄与するところが大きい。

【図面の簡単な説明】

【図1】 本発明の原理説明用模式断面図

【図2】 本発明の半導体装置の一実施例に係る製造工程断面図(その1)

【図3】 本発明の半導体装置の一実施例に係る製造工程断面図(その2)

【図4】 本発明に係る半導体装置の搭載状態を示す模式断面図

【図5】 従来のフリップチップの模式図

【図6】 従来のフリップチップの搭載状態を示す模式断面図

【図7】 従来のフリップチップの問題点を示す模式断面図

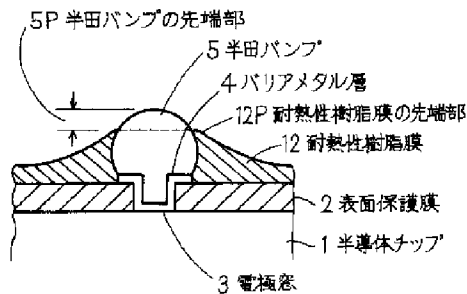
【符号の説明】

- 1、101 半導体チップ
- 2 表面保護膜
- 3 電極窓
- 4 バリアメタル層
- 5 半田バンプ
- 5P 半田バンプの先端部
- 6、56 フリップチップ
- 7 配線基板

- 8 電極
- 9 放熱フィン
- 10 Au蒸着膜
- 11 半田付け部
- 12 耐熱性樹脂膜
- 12P 耐熱性樹脂膜の先端部
- 112 ポリイミド膜

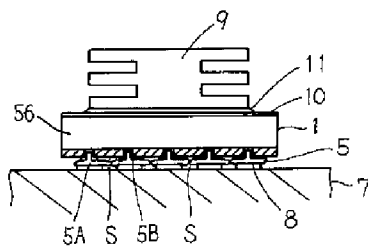
【図1】

本発明の原理説明用模式断面図



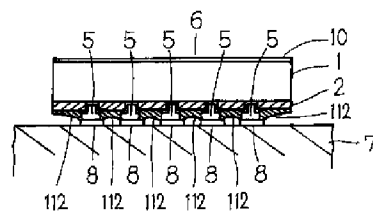
【図7】

従来のフリップチップの問題点を示す模式断面図



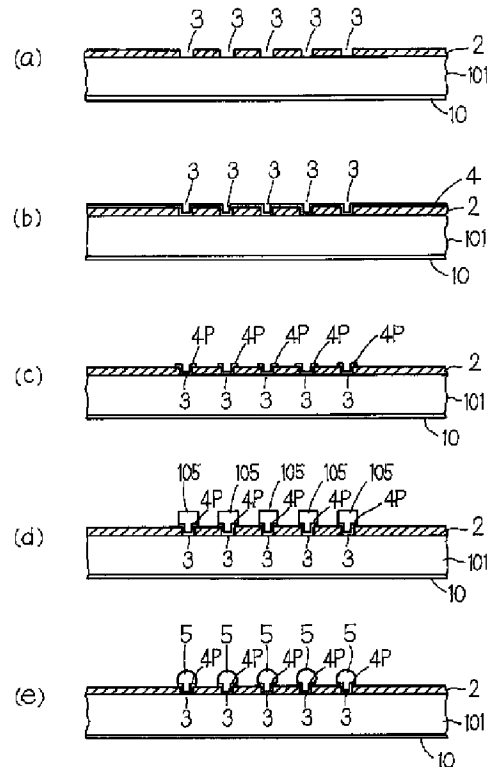
【図4】

本発明に係る半導体装置の搭載状態を示す模式断面図



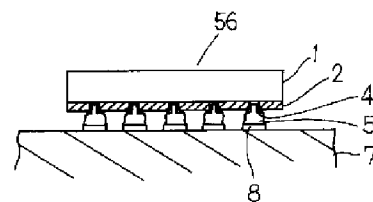
【図2】

本発明の半導体装置の一実施例に係る製造工程断面図（その1）



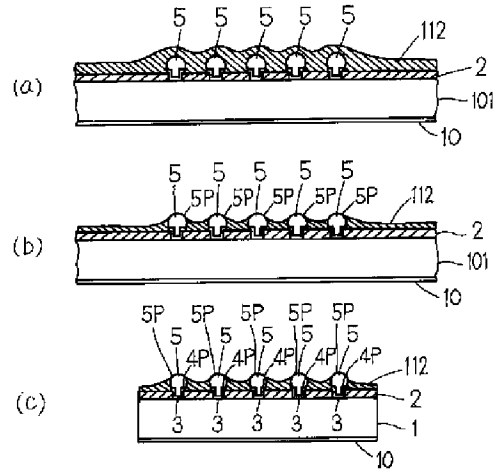
【図6】

従来のフリップチップの搭載状態を示す模式断面図



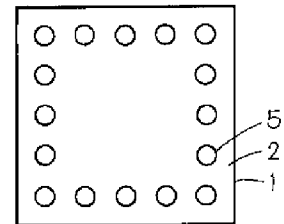
【図3】

本発明の半導体装置の一実施例に係る製造工程  
断面図（その2）

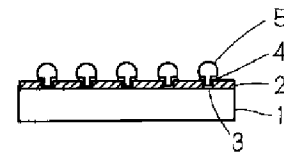


【図5】

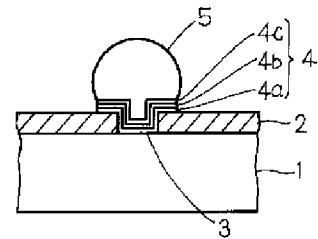
従来のフリップチップの模式図



(a) 平面図



(b) バンプ配設領域断面図



(c) バンプ部拡大断面図

フロントページの続き

(72) 発明者 児玉 邦雄  
神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内